

❖ Informations générales

Département : Génie électrique et informatique (DGEI)

Numéro de poste : 0201 / Odyssée : 261995

Corps : MCF

Section CNU : 63 & 61

Date de Nomination prévue : 1^{er} septembre 2026

Attention : le poste sur lequel vous candidatez est susceptible d'être situé dans une «zone à régime restrictif » au sens de l'article R. 413-5-1 du code pénal. Si tel est le cas, votre nomination et/ou votre affectation ne pourront intervenir qu'après autorisation d'accès délivrée par le chef d'établissement, conformément aux dispositions de l'article 20-4 du décret 84-431 du 6 juin 1984.

Architecture matérielle et logicielle - Hardware and software architecture

L'INSA Toulouse a le statut juridique d'Etablissement Public à Caractère Scientifique, Culturel et Professionnel (EPSCP). L'INSA Toulouse est une école d'ingénieur publique créée en 1963, pluridisciplinaire et internationale, reconnue pour l'excellence de sa formation et de sa recherche, sa politique de promotion de la diversité des parcours et des talents et son modèle social et d'inclusion. L'INSA Toulouse délivre le diplôme d'ingénieur dans huit spécialités, par les voies de la formation initiale, de l'apprentissage et de la formation continue. L'école œuvre pour accompagner le monde socio-économique dans les transitions par la formation d'ingénieurs citoyens en mesure d'adresser les complexités du monde et de se saisir des enjeux contemporains de l'ingénierie. L'établissement accueille plus de 3400 étudiants, emploie près de 750 personnels, 800 vacataires sur un campus de 22 hectares bordant le Canal du Midi. L'INSA Toulouse s'inscrit pleinement dans son écosystème académique, industriel et territorial, au sein du Groupe INSA, de l'Université de Toulouse et de son alliance européenne ECIU.

I – PROFIL ENSEIGNEMENT – TEACHING FIELDS

Le département du Génie Electrique et Informatique (DGEI) forme des ingénieurs spécialisés dans les sciences et technologies de l'information et de la communication. Il propose deux cursus de formation distincts : Automatique-Électronique et Informatique-Réseaux alliant des cours théoriques et des mises en pratique et bénéficiant de l'implication de laboratoires de recherche et de partenaires d'industriels de secteurs divers (numérique, électronique, transport, énergie, spatial, etc).

Le GEI est un département ouvert à l'international qui possède de multiples relations avec des écoles ou des entreprises à l'étranger.

L'effectif global est de 300 étudiants en 4eme et 5eme année en statut étudiant et une soixantaine d'apprentis. Une équipe de 46 enseignants et enseignants-chercheurs assure la formation au quotidien des étudiants.

Filières de formation concernées :

Toutes les formations de la 1ère à la 5ème année dans les deux spécialités du département, AE (Automatique-Électronique) et IR (Informatique et Réseaux), ainsi que dans les deux pré-orientations IMACS (Ingénierie des Matériaux, Composants et Systèmes) et MIC (Modélisation, Informatique et Communication). La formation en apprentissage AE est également concernée ainsi que la future formation en apprentissage IR.

Profil recherché :

Le DGEI souhaite recruter un.e Maître.ressé de conférences pour renforcer et faire évoluer les enseignements qui font le lien entre les deux spécialités AE (Automatique - Electronique) et IR (Informatique & Réseaux); le lien se fera à l'interface entre les disciplines qui relèvent des sections CNU 63 et 61.

La personne recrutée devra être en mesure de mettre en place des enseignements parmi les suivants :

- Conception de circuits et/ou d'architectures innovants, à empreinte énergétique réduite, pour l'IA embarquée et/ou la sécurité

- Prise en compte de contraintes d'interfaçage matériel-logiciel, des systèmes embarqués (criticité et temps réel) et des limites technologiques en lien avec le comportement analogique.

La personne recrutée sera amenée à adresser de nouvelles problématiques transverses et répondre aux enjeux sociétaux identifiés par l'INSA : Systèmes et données numériques au service de la société.

La personne recrutée aura l'opportunité de s'investir dans des projets développés au sein de l'alliance européenne ECIU University.

Avec l'aide éventuelle du centre d'innovation et d'ingénierie pédagogique (C2IP) de l'INSA, la personne recrutée devra s'investir dans le développement d'enseignements suivant des pédagogies innovantes et dans la dispense d'enseignements en langue anglaise.

La personne recrutée sera sollicitée comme tous les enseignants-chercheurs de l'école pour assumer des responsabilités collectives et/ou administratives, telles que la responsabilité d'unité d'enseignement, la participation aux salons et forums de promotion de nos formations, aux jurys de recrutement d'étudiants, etc.

Il est également attendu qu'à terme la personne participe aux conseils de département, de laboratoire ou à certains conseils centraux de l'établissement. Une attention particulière sera portée à l'expérience dans différents contextes, notamment à l'international et en industrie.

II – PROFIL RECHERCHE – RESEARCH FIELDS

Laboratoire d'Analyse et d'Architecture des Systèmes / Laboratory for Analysis and Architecture of Systems (LAAS-CNRS)

Type (UMR, EA, JE, ERT) et N°	Nombre d'enseignants-chercheurs	Nombre de chercheurs
UPR 8001	115	89

Le Laboratoire d'analyse et d'architecture des systèmes (LAAS-CNRS) est une unité propre du CNRS, rattaché aux instituts CNRS Sciences informatiques et CNRS Ingénierie et associé aux établissements d'enseignement supérieur toulousain. Il est un des plus grands laboratoires du CNRS regroupant plus de 600 personnes, chercheurs et enseignants-chercheurs, doctorants et post-doctorants, personnel technique et administratif, industriels partenaires hébergés. Le LAAS-CNRS est un laboratoire très dynamique, à la pointe de la recherche scientifique et ouvert vers le monde, accueillant en son sein plus de 50 nationalités différentes. Son activité de recherche est structurée autour de 4 grands domaines scientifiques : informatique, automatique, robotique et micro et nano-systèmes. Ses plateformes de recherche sont ouvertes au partenariat académique et industriel. Le LAAS-CNRS est largement reconnu internationalement comme l'attestent les nombreux projets européens (plus d'une vingtaine en cours actuellement), ainsi que les très sélectives bourses ERC (European Research Council) obtenues. Le LAAS-CNRS développe aussi des recherches en partenariat avec le monde socio-économique à travers des laboratoires communs (dont il a été le créateur du concept dans les années 90) avec des industriels (AIRBUS, Essilor, Riber, etc.), des contrats industriels directs ou des thèses CIFRE. Le LAAS-CNRS a créé plus d'une dizaine de spin-off ces dernières années.

L'équipe d'accueil pourra être une parmi celles énumérées ci-après : MINC (Micro et Nanosystèmes pour les Communications), MOST (Microondes et opto-microondes pour les systèmes de télécommunication), MPN (Matériaux, Procédés et Dispositifs), S4M (Smart Sensing and System Monitoring), TRUST (Trustworthy systems: foundations and practices), RAP (Robotique, Action et Perception), GEPETTO (Mouvement des systèmes anthropomorphes)

Discipline émergente :

De manière générale les travaux de recherche au LAAS-CNRS s'inscrivent dans le domaine de la conception et l'analyse de systèmes électroniques embarqués intelligents et frugaux, résistants aux attaques matérielles (cybersécurité), intégrant traitement local, communication distribuée et sobriété énergétique. Dans ce contexte de sobriété énergétique, la personne recrutée développera des systèmes embarqués hautement intégrés via des approches de co-conception hétérogène et contribuera à la conception des architectures matérielles calculatoires légères, à l'implémentation matérielle (sur micro-processeur, GPU, TPU, etc. ou FPGA et ASIC) de l'IA embarquée et intégrera des techniques de sécurité matérielle (évaluation de vulnérabilités et mécanismes de protection).

La connaissance en circuits neuromorphiques sera un plus pour adresser des gains énergétiques dans des systèmes à haute performance miniaturisés.

Il s'agira de renforcer des activités déjà présentes, ou d'intervenir en support sur un thème émergent, parmi lesquels, selon l'équipe finale d'accueil du MCF :

- **Conception SoC** (récepteurs radio millimétriques : mélangeurs et synthèses de fréquence, mécanismes de monitoring et de défense au niveau de la micro-architecture) ;
- Systèmes Cyberphysiques Autonomes et Sécurisés : circuits et systèmes, IA embarquée/implémentation matérielle de l'IA et techniques de sécurité, notamment implémentées par des solutions à faible empreinte énergétique ;
- Co-conception matériau/dispositif / conception de dispositifs hétérogènes vers des applications avancées neuromorphique et quantique : fonctionnement dans des systèmes embarqués complexes, optimisation de la consommation énergétique et garantir la robustesse et la fiabilité des systèmes ;
- Co-conception d'algorithmes et d'architectures pour l'intégration de fonctions perceptuelles sur capteurs embarqués communicants en robotique : algorithmique de perception basée IA pour le traitement, l'analyse et la fusion de données multimodales ; sobriété énergétique et soutenabilité ;
- Contrôle optimal non linéaire distribué, mise en réseau haute performance pour les contrôles de procédés spécialement adaptés à la robotique intelligente, implémentation matérielle de calcul distribué pour l'IA cyberphysique.

Mise en situation professionnelle

Une mise en situation professionnelle sera effectuée dans le cadre des auditions par le comité de sélection :

☒ Oui (voir détail ci-dessous)

☐ Non

Type de mise en situation :

☒ Leçon

☐ Séminaire de présentation des travaux de recherche

☒ Autre (préciser) : Une partie de l'échange avec les membres du jury se fera en anglais.

Durée : Entre 5 à 10 minutes (en anglais)

Préparation : non

Mise en situation : oui

Une leçon/exercice d'une durée de 5 à 10 minutes maximum en anglais sur une thématique mentionnée dans la fiche de poste est prévue lors de l'audition.

Thème : Hardware architectures and related softwares

☐ Libre

☒ Imposé : (préciser) :

· Public visé : bac+2, bac+3

· Sur l'un de ces thèmes :

- Hardware architecture: Pipeline or memory management

- Consumption reduction techniques in electronic circuits
- Heterogeneous architectures CPU + FPGA

Contacts :

Enseignement : patrick.tounsi@insa-toulouse.fr

Recherche : pierre.lopez@laas.fr

IMPORTANT

Candidatures :

https://www.galaxie.enseignementsup-recherche.gouv.fr/ensup/cand_recrutement_enseignants_chercheurs_Odysee.htm

Attention : la procédure est entièrement dématérialisée sur ODYSSEE

Date limite de dépôt des dossiers : vendredi 3 avril 2026 à 16 h 00

Pièces justificatives à fournir :

Consultez l'arrêté du 6 février 2023 relatif aux modalités générales des opérations de mutation, de détachement et de recrutement par concours des maîtres de conférences, des professeurs des universités et des chaires de professeurs juniors

<https://www.legifrance.gouv.fr/loda/id/JORFTEXT000047183295/2023-03-16/>

Tout dossier ou document déposé hors délai
Tout dossier incomplet à la date limite susmentionnée
SERA DECLARE IRRECEVABLE

ENGLISH VERSION

Please note: the position for which you are applying may be located in a 'restricted area' as defined in Article R. 413-5-1 of the French Criminal Code. Should this be the case, your appointment and/or assignment will be subject to access authorization issued by the head of the institution, in accordance with the provisions of Article 20-4 of Decree 84-431 of June 6, 1984.

Hardware and software architecture

Founded in 1963, INSA Toulouse is a public, multidisciplinary and international engineering school recognized for the excellence of its training and research. Through its legal status of Public Scientific, Cultural and Professional Institution (EPSCP), it is the policy of INSA Toulouse to promote the diversity of careers and talents and its social and inclusion model. The institution awards engineering degrees across eight specializations in initial training, apprenticeship and continuing education programs. The school works to support the socio-economic world through an evolving landscape by training citizen engineers capable of addressing the complexities of the world and grasping the contemporary challenges of engineering. The institution hosts over 3,400 students, employs nearly 750 staff and 800 contractors on a 22-hectare campus situated on the banks of the Canal du Midi. INSA Toulouse is firmly rooted in its academic, industrial and territorial ecosystem, operating as a member of the INSA Group, the University of Toulouse, and the European alliance ECIU University.

I – TEACHING FIELDS

The Electrical and Computer Engineering Department (DGEI) trains engineers specializing in information and communication sciences and technologies. The department offers two distinct training courses (Automatic Control and Electronics, Computer Science and Networks) combining theoretical courses and practical applications. These courses benefit from the involvement of research laboratories and industrial partners from a wide range of industrial sectors (digital, electronics, transport, energy, space, etc). The DGEI is a department characterized by its international outlook, featuring multiple partnerships with schools and companies abroad.

The department boasts a total of 300 students in the 4th and 5th years and around 60 apprentices. A team of 46 teachers and teacher-researchers is responsible for the daily training of students.

Training pathways concerned:

All training courses from the 1st to the 5th years in the two specializations of the department, AE (Automatic Control and Electronics) and IR (Computer Science and Networks), as well as in the two pre-specializations IMACS (Materials, Components and Systems Engineering) and MIC (Modeling, Computer Science and Communication). AE apprenticeship training is also included, as well as future IR apprenticeship training.

Job profile:

The DGEI is recruiting an Associate Professor to strengthen and further develop the courses that are common to both specializations (AE, Automatic Control and Electronics; IR, Computer Science and Networks). More specifically, at the interface between the disciplines covered by sections CNU 63 and 61. The recruited person will be required to teach one or more of the following courses:

- Design of innovative circuits and/or architectures for embedded AI and/or security featuring a reduced energy footprint
- Hardware-software interface constraints, embedded systems (criticality and real-time), and technological limits linked to analog behavior

The future Associate Professor will be required to address new cross-disciplinary issues and tackle societal challenges targeted by INSA, namely Digital Society and Information. He/she will be expected to implement courses in English and innovative teaching methods with the help of the Center for Innovation and Educational Engineering (C2IP) of INSA, and will also have the opportunity to get involved in projects developed for the European alliance ECIU University.

The future Associate Professor will be required to take on collective and/or administrative responsibilities, as all other teacher-researchers of the institution. These include responsibility for a teaching unit or an academic year, participation in fairs/forums to promote our courses, student recruitment juries, etc. The

selected candidate will be expected to eventually participate in departmental and laboratory committees or in some of the institution's boards and commissions. Particular consideration will be given to experience in different contexts, particularly at the international and industrial levels.

II – RESEARCH FIELDS

Host laboratory: Laboratory for Analysis and Architecture of Systems (LAAS-CNRS)

Type (UMR, EA, JE, ERT) and number	Number of teacher-researchers	Number of researchers
UPR 8001	115	89

The Laboratory for Analysis and Architecture of Systems (LAAS) is a CNRS unit associated with CNRS Informatics and the Institute for Engineering and Systems Sciences and various higher education institutions in Toulouse. LAAS-CNRS is one of the largest CNRS laboratories, employing a workforce of over 600 researchers and teacher-researchers, doctoral and post-doctoral students, technical and administrative staff, and industrial partners. Standing at the forefront of scientific research and international outlook, LAAS-CNRS is a highly dynamic laboratory that hosts over 50 different nationalities. Its research activity is organized along four main scientific fields (computer science, automation, robotics, and micro- and nano-systems) and its research platforms are open to academic and industrial partnerships.

LAAS-CNRS enjoys widespread international recognition, as demonstrated by its numerous European projects (with more than 20 currently active), as well as its highly selective ERC (European Research Council) grants. Furthermore, the laboratory develops research in partnership with stakeholders of the socioeconomic world, through joint laboratory efforts (which it pioneered in the 90s), direct industrial contracts (AIRBUS, Essilor, Riber, etc.), and CIFRE dissertations. In recent years, LAAS-CNRS has launched more than a dozen spin-offs.

The future Associate Professor will be hosted by one of the following teams: MINC (Micro- and Nanosystems for Communications), MOST (Microwaves and Opto-microwaves for Telecommunication Systems), MPN (Materials, Processes and Nanodevices), S4M (Smart Sensing and SystemS Monitoring), TRUST (Trustworthy Systems: Foundations and Practices), RAP (Robotics, Action and Perception), or GEPETTO (Movement of Anthropomorphic Systems).

Emerging discipline:

Research at LAAS-CNRS mainly focuses on the design and analysis of smart and efficient embedded electronic systems that are resistant to hardware attacks (cybersecurity) and integrate local processing, distributed communication and reduced energy consumption. In this energy-efficient context, the selected candidate will develop highly integrated embedded systems through heterogeneous co-design approaches. Furthermore, he/she will contribute to the design of lightweight computational hardware architectures and to hardware implementation (on microprocessors, GPUs, TPUs, FPGAs, ASICs, etc.) of embedded AI, while integrating hardware security techniques (vulnerability assessment and protection mechanisms). Knowledge of neuromorphic circuits to address energy savings in miniaturized high-performance systems will be a bonus.

This position is aimed at consolidating existing activities or providing support for an emerging subject, possibly including (depending on the host team of the recruited Associate Professor):

- SoC design (millimeter-wave radio receivers: frequency mixers and syntheses, monitoring and defense mechanisms at the micro-architecture level)
- Autonomous and Secure Cyber-physical Systems: circuits and systems, embedded AI / hardware implementation of AI and security techniques, in particular those implemented by low-energy footprint solutions
- Material/device co-design & heterogeneous device design for advanced neuromorphic and quantum applications: operation in complex embedded systems, optimization of energy consumption and ensuring system robustness and reliability
- Co-design of algorithms and architectures for the integration of perceptual functions on communicating embedded sensors in robotics: AI-based perception algorithms for multimodal data processing, analysis and merging; energy efficiency and sustainability
- Distributed non-linear optimal control, high-performance networking for process controls tailored to intelligent robotics, hardware implementation of distributed computing for cyber-physical AI

Professional situation

The selection committee will conduct a professional situation assessment as part of the auditions:

☒ Yes (See details below)

☐ No

Type of situation:

☒ Lesson - Part of the exchange with selection committee members will be in English.

☐ Research presentation seminar

Other:

Duration: 5 to 10 minutes (in English)

Preparation time: No

Scenario: Yes

A lesson/exercise in English (5 to 10 minutes maximum) on a subject mentioned in the job description.

Subject: Hardware architectures and related software

☐ Open

☒ Compulsory:

- Bachelor-level target audience (*bac+2*, *bac+3*)
- On one of the following subjects:
 - Hardware architecture: Pipeline or memory management
 - Consumption reduction techniques in electronic circuits
 - Heterogeneous architectures: CPU + FPGA

Contact:

Teaching: patrick.tounsi@insa-toulouse.fr

Research: pierre.lopez@laas.fr

IMPORTANT

Applications :

https://www.galaxie.enseignementsup-recherche.gouv.fr/ensup/cand_recrutement_enseignants_chercheurs_Odyssee.htm

Warning: the procedure is completely dematerialized on ODYSSEE

Deadline for submission of applications: vendredi 3 avril 2026 - 16 h 00

Evidence to be provided : Consult : arrêté du 6 février 2023 relatif aux modalités générales des opérations de mutation, de détachement et de recrutement par concours des maîtres de conférences, des professeurs des universités et des chaires de professeurs juniors

<https://www.legifrance.gouv.fr/loda/id/JORFTEXT000047183295/2023-03-16/>

Any file or document filed after the deadline
Any incomplete file by the above deadline
WILL BE DECLARED INADMISSIBLE